

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 5 日
Date of Application:

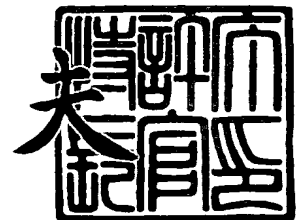
出 願 番 号 特 願 2 0 0 2 - 3 7 4 8 0 1
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 7 4 8 0 1]

出 願 人 富 士 通 株 式 会 社
Applicant(s):

2 0 0 3 年 1 1 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0241705

【提出日】 平成14年12月25日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H03L 7/08
H03B 1/04

【発明の名称】 スペクトラム拡散クロック発生回路

【請求項の数】 10

【発明者】

【住所又は居所】 愛知県春日井市高蔵寺町二丁目 1 8 4 4 番 2 富士通ヴ
ィエルエスアイ株式会社内

【氏名】 岡田 浩司

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9905449

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 スペクトラム拡散クロック発生回路

【特許請求の範囲】

【請求項 1】 基準クロックと生成クロックの位相差を検出する周波數位相比較器と、

前記周波數位相比較器の検出した位相差に応じて充放電信号を発生するチャージポンプと、

前記充電信号に応じた差信号を発生するループフィルタと、

前記差信号を変調してスペクトラム拡散変調信号を生成するスペクトラム拡散変調回路と、

前記スペクトラム拡散変調信号に応じた周波数の生成クロックを発生するクロック発生器とを備えるスペクトラム拡散クロック発生回路において、

前記スペクトラム拡散変調回路は、振幅が複数の異なる振幅に変化するスペクトラム拡散変調信号を生成することを特徴とするスペクトラム拡散クロック発生回路。

【請求項 2】 前記スペクトラム拡散変調信号は、振幅が 1 周期毎に順に変化する請求項 1 に記載のスペクトラム拡散クロック発生回路。

【請求項 3】 前記クロック発生器は、電圧制御発振器である請求項 1 に記載のスペクトラム拡散クロック発生回路。

【請求項 4】 前記スペクトラム拡散変調回路は、複数の異なる振幅で順に変化するスペクトラム拡散アナログ電圧信号を発生するアナログ変調器と、前記差信号に前記スペクトラム拡散アナログ電圧信号を加算する電圧加算回路とを備える請求項 3 に記載のスペクトラム拡散クロック発生回路。

【請求項 5】 前記アナログ変調器は、容量と、前記容量を一定電流で充電する状態と前記容量から前記一定電流を放電させる状態を切り替える定電流源と、前記定電流源の切替サイクルを変化させる切替制御回路とを備える請求項 4 に記載のスペクトラム拡散クロック発生回路。

【請求項 6】 前記スペクトラム拡散変調回路は、周期毎に最大値と最小値の間を連続的に変化し、前記最大値と前記最小値の少なくとも一方が周期毎に複

数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、前記出力コードに応じたスペクトラム拡散電圧信号を発生する電圧デジタルアナログ変換回路と、前記差信号に前記スペクトラム拡散電圧信号を加算する電圧加算回路とを備える請求項 3 に記載のスペクトラム拡散クロック発生回路。

【請求項 7】 電圧信号である前記差信号を差電流信号に変換する電圧電流変換回路を更に備え、

前記クロック発生器は、電流制御発振器であり、

前記スペクトラム拡散変調回路は、周期毎に最大値と最小値の間を連続的に変化し、前記最大値と前記最小値の少なくとも一方が周期毎に複数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、前記電圧電流変換回路と前記電流制御発振器の間に設けられ、前記差電流信号を前記出力コードに応じて変調してスペクトラム拡散電流変調信号を生成する電流可変回路とを備える請求項 1 に記載のスペクトラム拡散クロック発生回路。

【請求項 8】 前記電流可変回路は、前記出力コードをアナログ信号のスペクトラム拡散電流信号に変換して差電流信号に加算する電流デジタルアナログ変換回路とを備える請求項 7 に記載のスペクトラム拡散クロック発生回路。

【請求項 9】 前記デジタル制御回路は、クロックを分周する分周比の異なる複数の分周器と、前記複数の分周器の出力を順に選択する切替コントローラと、選択された分周クロックをカウントするアップダウンカウンタと、前記分周クロックをカウントして所定カウント数毎に前記アップダウンカウンタのアップ動作とダウン動作を切り替えるカウンタとを備える請求項 6 又は 7 に記載のスペクトラム拡散クロック発生回路。

【請求項 10】 前記デジタル制御回路は、プログラム制御のコンピュータシステムである請求項 6 又は 7 に記載のスペクトラム拡散クロック発生回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電磁波輻射を低減するため、周期が微小量変動するクロック信号を発生するスペクトラム拡散クロック発生回路に関する。

【0002】

【従来の技術】

近年、半導体装置の高速化、高集積化に伴い装置からの電磁波輻射が問題となっている。動作周波数の高速化に伴い、信号の波長短くなり、接続回路または基板内部の配線長は高周波信号の波長とほぼ同じ程度になるので、配線などの接続部はアンテナとして機能し、周囲への電磁波輻射が急激に増加してしまう。高速なクロックで動作する半導体素子を用いた電子機器の電磁波輻射により、電子機器間の相互干渉による誤動作、通信装置への妨害などの悪影響が発生する。

【0003】

このような問題を解決するため、現在電磁波輻射が問題になる電子機器では、回路の配置などを改良して電磁波輻射を低減するほか、電磁波遮蔽により周囲への電磁波の漏れを低減させるなどの対策が行われている。しかし、携帯機器などでは小型化、軽量化が要求されるので、電磁波輻射を低減するための遮蔽を十分に行うことが難しいという問題があった。

【0004】

そこで、半導体装置の動作クロックを微小に変動させることにより、クロックのスペクトラム拡散を行い、電磁波輻射を低減することが行われており、そのようなクロックを発生するスペクトラム拡散クロック発生（SSCG）回路が提案されている。（特開2000-101424号公報など）

図1は、従来のSSCG回路の構成例を示す図である。この例は、PLL (Phase Locked Loop) 回路を利用して基準クロックCLKからそのM/N倍の周波数のクロックCKを発生する回路である。この回路は、1/N分周器11、周波數位相比較器12、チャージポンプ（CP）13、ループフィルタ14、電圧制御発振器（VCO）17、1/M分周器18、変調器15、電圧加算回路16から構成される。周波數位相比較器12が1/N分周されたCLKと1/M分周されたCKの位相差を検出し、位相差に応じてCP13を制御する信号を出力する。CP13は、位相差に応じてループフィルタ14を充放電する信号を出力し、ループフィルタ14の一端に位相差に応じた差電圧が発生する。従来のスペクトラム拡散を行わないクロック発生回路では、この差電圧がVCO17に印加され、

それに応じて一定の周期のクロックが発生される。しかし、SSCG回路では、変調器15が、図2に示すような小さな振幅の所定の周期で変動するスペクトラム変調信号を出力し、電圧加算回路16でこのスペクトラム変調信号を差電圧に加算してVCO17に印加する。これにより、発生されるクロックCKの周期は、基準クロックCLKの周期のM/N倍の周期を中心として、所定のサイクルで変動することになる。周期の変動率及び変動のサイクルは変調器の発生するスペクトラム変調信号により決定される。なお、PLL回路の応答時間はスペクトラム変調信号の周期より十分に長く設定されている。

【0005】

スペクトラム変調信号は、図2のような三角波が使用されるのが一般的であった。しかし、三角波を使用すると、拡散により生じるスペクトラムの幅の両端にピークが発生するため、この部分の電磁波輻射が大きくなるという問題があった。

【0006】

そこで、特開平7-235862号公報及び特開平9-98152号公報は、スペクトラム変調信号として図3に示すような波形を使用することを開示している。これにより上記のピークが低くなり、電磁波輻射が低減される。

【0007】

また、特開平8-292820号公報は、スペクトラム変調信号の周期をランダムに変化させる構成を開示している。周期をランダムに変化させることにより電磁波輻射が低減される。

【0008】

【特許文献1】

特開2000-101424号公報（全体）

【特許文献2】

特開平7-235862号公報（図3）

【特許文献3】

特開平9-98152号公報（図3）

【特許文献4】

特開平 8-292820 号公報 (全体)

【0009】

【発明が解決しようとする課題】

しかしながら、図 3 に示すような波形を発生するのは容易ではなく、そのような波形を発生する回路は規模が大きくなり、高コストになるという問題があった。

【0010】

また、スペクトラム変調信号の周期をランダムに変化させると、発生されるクロックの周期が短時間に大きく変化する場合が発生する。これは SSCG 回路の動作の点からも好ましくない。また発生したクロックを論理回路などに使用する場合、変化の範囲は大きくても時間に対する変化率が小さければ動作上の問題は生じないが、突然周期が大きく変化すると正常に動作できないという問題を生じる。

【0011】

本発明は、簡単な構成でより一層電磁波輻射が低減できるスペクトラム拡散クロック発生回路の実現を目的とする。

【0012】

【課題を解決するための手段】

上記目的を実現するため、本発明のスペクトラム拡散クロック発生回路は、スペクトラム拡散変調回路が差信号を変調して、振幅が複数の異なる振幅に変化するスペクトラム拡散変調信号を生成することを特徴とする。スペクトラム拡散変調信号は、周期が 1 周期毎に順に変化することが望ましい。

【0013】

図 4 は、本発明のスペクトラム拡散クロック発生回路の原理構成図である。図 4 に示すように、本発明のスペクトラム拡散クロック発生回路は、基準クロック CLK と生成クロック CK の位相差を検出する周波數位相比較器 12 と、検出した位相差に応じて充放電信号を発生するチャージポンプ 13 と、差信号を発生するループフィルタ 14 と、差信号を変調してスペクトラム拡散変調信号を生成するスペクトラム拡散変調回路 19 と、スペクトラム拡散変調信号に応じた周波数

の生成クロックを発生するクロック発生器 20 とを備えるスペクトラム拡散クロック発生回路において、スペクトラム拡散変調回路 19 は、振幅が複数の異なる振幅に変化するスペクトラム拡散変調信号を生成することを特徴とする。

【0014】

図 5 は、本発明の原理を説明する図である。従来の SSCG 回路においては、図 2 に示すような一定の周期で変化する三角波のスペクトラム拡散変調信号が差信号に加算されていた。そのため、そのスペクトラム成分は、図 5 の (B) および (C) に示すように、スペクトラムの両側が中心部より高くなり、この部分の電磁波輻射が小さくならないという問題があった。これに対して、本発明では、図 5 の (A) ように、スペクトラム拡散変調信号の振幅を変化させる。この場合のスペクトラム成分は、図 5 の (B) の振幅の小さな場合のスペクトラムと図 5 の (C) の振幅の大きな場合のスペクトラムを合成した図 5 の (D) に示すようになり、スペクトラムの両端の部分が低くなる。

【0015】

このように、本発明によれば、スペクトラム拡散変調信号の振幅が複数の異なる周期に変化するので、振幅が一定の場合に比べてスペクトラムの両端の部分を低くすることができ、電磁波輻射を一層低減できる。また、スペクトラム拡散変調信号の振幅は、1 周期毎に隣接する周期との間で急激な変化を生じないように変化することが望ましい。例えば、スペクトラム拡散変調信号が、図 5 の (A) のように、ゼロレベルを中心として正負のレベルに変化する場合には、信号がゼロレベルの時に振幅を変化させる。また、最小レベルが一定である場合には、最小レベルの時に振幅を変化させる。これにより、スペクトラム拡散変調信号が途中で急激にレベルが変化することがなく、隣接するクロックパルスの周期の差であるサイクルツーサイクル(cycle-to-cycle)ジッタは小さい。従って、発生したクロックを論理回路などに使用する場合も回路動作上の問題は生じない。

【0016】

また、図 5 の (A) は、大きな振幅と小さな振幅の 2 種類の振幅の組合せであるが、振幅の種類は 3 種類以上として、それらを組み合わせることも可能である。

【0017】

また、振幅と合わせてスペクトラム拡散変調信号の周期を複数の異なる周期に順に変化させるようにしてもよい。

【0018】

クロック発生器としては、電圧制御発振器（VCO）が使用できる。クロック発生器としてVCOを使用する場合には、ループフィルタの一端に生じる差電圧に、スペクトラム拡散変調回路で発生するスペクトラム拡散変調信号を加算すればスペクトラム拡散変調信号が得られ、その信号をVCOに印加する。

【0019】

クロック発生器としてVCOを使用する場合に、スペクトラム拡散変調回路はアナログ回路でもデジタル回路でも実現できる。スペクトラム拡散変調回路をアナログ回路で実現する場合には、例えば、アナログ変調器で複数の異なる振幅に変化するスペクトラム拡散アナログ電圧信号を発生し、電圧加算回路で差信号にスペクトラム拡散アナログ電圧信号を加算する。アナログ変調器は、容量と、容量を一定電流で充電する状態と容量から一定電流を放電させる状態を切り替える定電流源と、定電流源の切替サイクルを変化させる切替制御回路とを備えることにより実現できる。

【0020】

スペクトラム拡散変調回路をデジタル回路で実現する場合には、デジタル制御回路で、最大値と最小値の間を連続的に変化し、最大値と最小値の少なくとも一方が周期毎に複数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、出力コードに応じたスペクトラム拡散電圧信号を発生する電圧デジタルアナログ変換回路と、差信号にスペクトラム拡散電圧信号を加算する電圧加算回路とを備えることにより実現できる。

【0021】

本出願人は、特願2002-266631号で、VCOを使用せずに、電圧電流変換回路で差電圧を差電流信号に変換し、電流可変回路で差電流信号をスペクトラム拡散変調し、電流発振器（ICO）にスペクトラム拡散変調信号を印加する構成を開示しており、本発明はこれにも適用可能である。

【0022】

本発明を特願 2002-266631号に開示された構成に適用する場合には、差電圧を差電流信号に変換する電圧電流変換回路を更に備え、クロック発生器として I C O を使用する。スペクトラム拡散変調回路は、最大値と最小値の間を連続的に変化し、最大値と最小値の少なくとも一方が周期毎に複数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、電圧電流変換回路と電流制御発振器の間に設けられ、差電流信号を出力コードに応じて変調してスペクトラム拡散電流変調信号を生成する電流可変回路とを備える。

【0023】

電流可変回路は、出力コードをアナログ信号のスペクトラム拡散電流信号に変換して差電流信号に加算するデジタルアナログ変換電流回路とを備えることにより実現される。電流可変回路は、高周波成分を除去するローパスフィルタを更に備えることが望ましい。

【0024】

また、スペクトラム拡散変調回路は、所定の周期で値が順に変化するスペクトラム変調コードと所定の周期毎に複数の異なる値に順に変化するレベル変化コードとを発生するデジタル制御回路と、電圧電流変換回路と電流制御発振器の間に設けられ、差電流信号の所定の比率の電流信号をスペクトラム変調コードに従って変調する第1の電流可変回路と、第1の電流可変回路の出力をレベル変化コードに従って増幅する第2の電流可変回路とを備え、第2の電流可変回路の出力を差電流信号に加算することでも実現できる。また、この構成で、レベル変化を先に行うことも可能であり、その場合には、第1の電流可変回路が差電流信号の所定の比率の電流信号をレベル変化コードに従って増幅し、第2の電流可変回路が第1の電流可変回路の出力をスペクトラム変調コードに従って変調する。

【0025】

デジタル制御回路は、クロックを分周する分周比の異なる複数の分周器と、複数の分周器の出力を順に選択する切替コントローラと、選択された分周クロックをカウントするアップダウンカウンタと、分周クロックをカウントして所定カウント数毎にアップダウンカウンタのアップ動作とダウン動作を切り換えるカウン

タとを備えることにより実現される。

【0026】

また、デジタル制御回路は、プログラム制御のコンピュータシステムでも実現できる。

【0027】

【発明の実施の形態】

図6は、本発明の第1実施例のスペクトラム拡散クロック発生（SSCG）回路の構成を示す図である。図示のように、図1に示した回路と同様にPLL回路を使用して基準クロックCLKからM/N倍のクロックCKを発生させる回路であり、変調器22が発生するスペクトラム拡散変調信号の振幅が、順に変化する点が従来例と異なる。

【0028】

図6に示すように、第1実施例のSSCG回路では、制御回路21が図7示すような出力コードを発生し、変調器22に出力する。この出力コードは、第1の周期において、値が中間値から第1の最大値まで増加した後第1の最小値まで減少して再び増加する。そして、中間値になると次の第2の周期に入り、値が中間値から第2の最大値まで増加した後第2の最小値まで減少して再び増加する。そして中間値になると再び第1の周期に入り、以下同様の動作を繰り返す。この例では、第1と第2の周期は1周期の長さも異なる。

【0029】

変調器22は電圧アナログデジタル変換器（VDAC）であり、出力コードをアナログ電圧信号に変換する。これにより、周期毎に振幅および周期の変化するスペクトラム拡散変調アナログ電圧信号が得られる。なお、出力コードの最小ビットに対応する電圧変化幅のために電圧信号がなめらかに変化しない場合には、ローパスフィルタを使用して平滑化する。電圧加算回路16は、ループフィルタ14の一端に発生する差電圧にスペクトラム拡散変調アナログ電圧信号を加算する。これにより、VCO17に印加される電圧は小さな振幅で変化し、しかも振幅および周期が周期毎に変化する。従って、VCO17が発生するクロックCKは、各周期内で周波数（周期）が小さな範囲で連続的に変化し、しかも周期内の

周波数の最高値と最小値が周期毎に変化する。さらに、周期自体も変化することになる。

【0030】

制御回路 21 は、マイクロコンピュータや DSP などのプログラム制御によるコンピュータシステムで実現できる。この場合には、外部からの制御に応じて出力コードを変更することが可能である。

【0031】

制御回路 21 は、デジタル論理回路などで実現することが可能である。図 8 は、デジタル論理回路で実現した制御回路 21 の構成とその動作を示す図である。図 8 の (A) に示すように、制御回路 21 は、クロックをカウントするアップダウンカウンタ 23 と、アップダウンカウンタ 23 を制御する切替カウンタ 24 とを有する。アップダウンカウンタ 23 は、カウント値を n ビットの 2 進コードで出力する。図 8 の (B) に示すように、切替カウンタ 24 は、クロックをカウントし、カウント値が所定値になるとアップダウンカウンタ 23 のアップカウント動作とダウンカウント動作を切り替え、しかも所定値を順次 13, 14, 13, 12 の順に切替、以下この動作を繰り返す。これにより、図 7 のように変化する出力コードが制御出力として得られる。カウント値は、制御出力として出力される最小値がゼロであることが望ましいが、特には限定されず、どのような値でもよい。例えば、最小値が 0 で最大値が 15 である第 1 の周期と、最小値が 1 で最大値が 14 である第 2 の周期を交互に繰り返してもよいが、それ以外の任意の値、例えば最小値が 5 で最大値が 30 である第 1 の周期と、最小値が 7 で最大値が 28 である第 2 の周期を交互に繰り返すという具合にどのような値でも構わない。但し、最小値がゼロでないと、PLL の制御およびスペクトラム拡散に関係しないオフセット成分が、VCO に印加される電圧信号に加えられることになるので制御の上からは望ましくない。

【0032】

また、変調器 22 がコードに応じて出力する電圧レベルは、ループフィルタ 14 の一端に生じる差電圧に対してスペクトラム拡散変調の変動率に応じて設定する。

【0033】

図9は、本発明の第2実施例のSSCG回路の構成を示す図である。第1実施例ではスペクトラム拡散変調アナログ電圧信号をデジタル処理により生成していたが、第2実施例ではアナログ処理によりスペクトラム拡散変調アナログ電圧信号を生成する。

【0034】

図10の(A)は、図9のスイッチ切替制御回路31とアナログ回路変調器32の回路構成を示す図であり、図10の(B)はアナログ変調器の動作を示す図である。図10の(A)に示すように、この回路では、容量値C1の容量素子が設けられており、容量素子の一端はグランドに接続されている。参照番号33で示す部分は、カレントミラー回路により、定電流回路の流す電流Iに等しい電流を、容量に供給(充電)又は容量から流出(放電)させる電流源回路であり、スイッチ切替回路31からの制御で、充電と放電が切り替わる。電流源回路を充電状態にすると、容量は電流Iで充電され、容量の端子の電圧(アナログ変調器出力電圧)は増加する。次に、電流源回路を放電状態にすると、容量から電流Iが放電され、アナログ変調器出力電圧が減少する。容量値と電流値は一定であるから、充電時間と放電時間の長さを変化させると、最高電圧と最小電圧が変化する。そこで、図10の(B)に示すように、電圧が増加する途中で中間値になると、 $1/4$ 周期に相当する充電時間 t_1 だけ充電すると電圧は最高電圧 V_{H1} になる。次に、放電時間 $2t_1$ だけ放電すると電圧は最小電圧 V_{L1} になる。次に充電時間 t_1 だけ充電すると電圧は中間電圧になる。さらに t_1 より短い充電時間 t_2 だけ充電すると電圧は V_{H1} より小さい最高電圧 V_{H2} になる。次に、放電時間 $2t_2$ だけ放電すると電圧は V_{L1} より高い最小電圧 V_{L2} になる。次に充電時間 t_2 だけ充電すると電圧は中間電圧になる。以下同じ動作を繰り返す。

【0035】

このようにして、周期毎に振幅が変化するスペクトラム拡散電圧信号が得られる。第2実施例でも、スペクトラム拡散電圧信号の振幅と周期の両方が変化する。振幅のみが変化し、周期は変化しないスペクトラム拡散電圧信号を生成するには、例えば、図10の(A)の回路で、異なる電流を充電又は放電する定電流源

を設け、1周期毎に使用する電源を切り替えればよい。この場合、スイッチ切替回路 31 は一定の周期で充電と放電を切り替えればよい。

【0036】

なお、ここでは、2つの振幅に切り替える例を示したが、3つ以上の振幅に切り替えることも可能である。

【0037】

図11は、本発明の第3実施例のSSCG回路の構成を示す図であり、前述の特願2002-266631号に開示された構成に、本発明を適用した実施例である。図11に示すように、図6の第1実施例の回路と類似の構成を有し、電圧加算回路16とVCO17と制御回路21と変調器(VDAC)22の替わりに、電圧電流変換(V-I変換)回路42と電流デジタルアナログ変換器(IDAC)43と電流発振器(ICO)44と制御回路41が設けられている点が異なる。V-I変換回路42は、ループフィルタ14の端子電圧(差電圧)を差電流信号に変換する。電流可変回路に相当するIDAC43が、制御回路41からの出力コードに従って差電流信号をスペクトラム拡散変調し、変調したスペクトラム拡散変調電流信号を電流発振器(ICO)44に印加する。

【0038】

図12は周波數位相比較器の回路構成を示す図であり、図13はチャージポンプ回路13の構成を示す図である。これらの回路は第1実施例から第3実施例で利用できる。これらの回路については広く知られているので、ここでは説明を省略する。

【0039】

図14は第3実施例で使用するV-I変換回路の回路構成を、図15は第3実施例で使用するICO回路の構成を、図16は第3実施例で使用するIDAC回路の回路構成を示す。これらの回路については、特願2002-266631号に開示されており、詳しい説明は省略し、関係する動作についてのみ述べる。

【0040】

第3実施例の制御回路41は、図8に示した論理回路で構成され、図7に示したような制御コードを発生して、IDAC43に出力する。

【0041】

図16に示すように、IDAC43は、トランジスタ $Tr11 \sim Tr15$ 、 $Tr20$ 、 $Tr30 \sim Tr3n$ で構成されるカレントミラー回路を有し、トランジスタのサイズを図示のように適宜設定することにより、 $Tr20$ には $V-I$ 変換回路42の出力する電流 I_{ref} の90%の電流が流れ、 $Tr3n$ には I_{ref} の10%の電流が流れ、 $Tr32$ には I_{ref} の $(20 \times 1/2^{n-2})$ %の電流が流れ、 $Tr31$ には I_{ref} の $(20 \times 1/2^{n-1})$ %の電流が流れ、 $Tr30$ には I_{ref} の $(20 \times 1/2^n)$ %の電流が流れる。出力コードのビットデータ/ $D0 \sim Dn$ により、 $Tr4n \sim Tr40$ が導通状態になると対応する $Tr3n \sim Tr30$ を通る電流が流れる。従って、 $Tr4n \sim Tr40$ をすべて非導通状態にすると、 $Tr20$ を流れる I_{ref} の90%の電流量が出力され、 $Tr4n \sim Tr40$ をすべて導通状態にすると、 $Tr20$ を流れる I_{ref} の90%の電流量に加えて $Tr3n \sim Tr30$ を通る電流が流れ、 I_{ref} の約110%の電流量が出力される。すなわち、出力コードのビットデータ/ $D0 \sim Dn$ を適当な値に設定することにより、 I_{ref} の90%から約110%の間の適当な電流量が出力される。従って、 $n=3$ とすると、/ $D0 \sim D3$ の4ビットの出力コードに応じて I_{ref} の90%から約110%の間を15段階に約1.4%ずつ電流量を変化させることができる。

【0042】

従って、図8の(B)のように変化するアップダウンカウンタ58の出力コードを図16のIDAC43に印加することにより、電流は第1の周期では I_{ref} の90%から108.6%の間で約1.4%ずつ変化し、第2の周期では、 I_{ref} の91.4%から107.2%の間で約1.4%ずつ変化することになる。なお、第1の周期と第2の周期では周期が約7%異なる。

【0043】

このような電流が印加されるので、IC044は周波数(周期)が約1.4%ずつ約 ± 10 %の間で増加と減少を繰返し、その変化幅および周期が変化するクロックCKを発生する。

【0044】

なお、第3実施例では、IDACの変調に使用するトランジスタの個数を4個 ($n=3$) とし、出力コードも4ビットとしたが、IDACの変調に使用するトランジスタの個数および出力コードのビット数を大きくし、15段階に変化するコードとすれば、すなわち出力コードで表せる値の範囲の一部のみを変調に使用すれば、それに応じて変動の範囲は小さくなる。

【0045】

さらに、図16に示すIDACでは、TR20によりベース部分としてIrefの90%の電流が流れ、TR30~Tr3nとTR40~Tr4nの組によりIrefの20%を変化できるようにした。これによりトランジスタの個数を少なくして高分解能の変調が行えるようになる。しかし、後述する図20のIDACのように、Tr12, Tr14, Tr20を削除してTr13のTrサイズ比を1にした上でnを大きくして出力電流を全範囲に渡って高分解能で変化可能にしてもよい。

【0046】

いずれにしてもIDACの変化範囲および分解能は任意に設定することが可能であり、例えば、最小ビットに相当する変化量を0.1%とすれば、第1の周期では97%から100%を0.2%ずつ変化させ、第2の周期では97.8%から99.3%を0.1%ずつ変化させという具合に、周期は変化せず振幅のみを変化させることも可能である。

【0047】

図17は、本発明の第4実施例のSSCG回路の構成を示す図である。第4実施例のSSCG回路は、第3実施例の制御回路41の代わりにマイクロコンピュータ又はDSPで図7のようなコードを生成する制御回路45を設けた点、およびIDAC43に図22に示すようなローパスフィルタ付きIDACを使用した点が第3実施例と異なる。

【0048】

マイクロコンピュータやDSPなどのプログラム制御のコンピュータシステムを使用すれば、図8のようなコードを容易に生成することが可能であることは第1実施例で説明した。また、コンピュータシステムのメモリ容量が十分で、多数

のコードを生成することが可能であれば、使用状況に応じて出力するコードを選択することも可能である。さらに、使用状況に応じてプログラムを書き換えて所望のコードが出力されるようにすることも可能である。

【0049】

また、図18のIDACは、図16のIDACの電流出力部に抵抗Rと容量Cで構されるローパスフィルタ(LPF)を設け、その出力をさらにカレントミラー回路で出力するようにした回路である。この回路により、出力コードの最小ビット/D_nの変化に起因して発生する出力電流の変化が平滑化され、グリッチ(ノイズ)を低減できる。グリッチのある電流信号がICOに供給されると、ICOはグリッチに従った高周波数の信号を出力する。そのため、PLLがロック状態から外れてしまい、基準周波数に収束できなくなるという問題を発生するが、LPF付きIDACを使用すればこのような問題を生じない。

【0050】

図19は、本発明の第5実施例のSSCGの構成を示す図である。第1実施例から第4実施例では、スペクトラム拡散変調信号の振幅を変化させると共に周期も変化していた。上記のようにIDACを高分解能にして周期を変化させずに振幅のみ変化させることも可能であるが、第5実施例では、さらに別の方法で周期を変化させずに振幅のみ変化させる。

【0051】

図19に示すように、第5実施例のSSCGは第4実施例において、第1IDAC51と第2IDAC52とそれらを制御する制御回路53とを設け、V-I変換回路42の出力を分岐してスペクトラム拡散変調した信号を、元のV-I変換回路42の出力に加算してICO44に印加する。

【0052】

図20は第1IDAC51の構成を示す図であり、図21は第2IDAC52の構成を示す図である。第1IDAC51は、図16のIDACにおいて、Tr12, Tr14, Tr20を削除してTr13のTrサイズ比をXにしたもので、電流入力I_{ref}を、ゼロからI_{ref}(1-1/2ⁿ)/Xまでnビットで制御できる。第2IDAC52は、同様に、電流入力I_{ref}を、I_{ref}/ (

2^mY) から I r e f / Y まで m ビットで制御できる。従って、Y と m ビットの制御コードとを適宜設定することによりこの範囲で任意の増幅率で増幅を行えることになる。

【0053】

第5実施例では、制御回路53が出力する制御コードに従って第1IDAC51により I r e f の 1 / X の電流を従来と同様に固定の振幅および周期でスペクトラム拡散変調を行う。そして、第2IDAC52は、スペクトラム拡散変調の1周期の間一定の増幅率で増幅を行う、周期が変わると増幅率を変化させる。これにより周期は一定で周期毎に振幅のみが変化するスペクトラム拡散変調信号が得られる。このスペクトラム拡散変調信号を V - I 変換回路42からの I r e f に加算して（単に信号線を接続すればよい） I C O 4 4 に印加すればよい。

【0054】

なお、第1IDAC51と第2IDAC52の配置を逆にして、先に周期毎に増幅率を変化させて増幅を行い、増幅した電流信号に対して従来と同じスペクトラム拡散変調することも可能である。

【0055】

（付記1） 基準クロックと生成クロックの位相差を検出する周波數位相比較器と、

前記周波數位相比較器の検出した位相差に応じて充放電信号を発生するチャージポンプと、

前記充電信号に応じた差信号を発生するループフィルタと、

前記差信号を変調してスペクトラム拡散変調信号を生成するスペクトラム拡散変調回路と、

前記スペクトラム拡散変調信号に応じた周波数の生成クロックを発生するクロック発生器とを備えるスペクトラム拡散クロック発生回路において、

前記スペクトラム拡散変調回路は、振幅が複数の異なる振幅に変化するスペクトラム拡散変調信号を生成することを特徴とするスペクトラム拡散クロック発生回路。（1）

（付記2） 前記スペクトラム拡散変調信号は、振幅と共に周期も複数の異なる

る周期に変化する付記 1 に記載のスペクトラム拡散クロック発生回路。

【0056】

(付記 3) 前記スペクトラム拡散変調信号は、振幅が 1 周期毎に順に変化する付記 1 に記載のスペクトラム拡散クロック発生回路。(2)

(付記 4) 前記クロック発生器は、電圧制御発振器である付記 1 に記載のスペクトラム拡散クロック発生回路。(3)

(付記 5) 前記スペクトラム拡散変調回路は、複数の異なる振幅で順に変化するスペクトラム拡散アナログ電圧信号を発生するアナログ変調器と、前記差信号に前記スペクトラム拡散アナログ電圧信号を加算する電圧加算回路とを備える付記 4 に記載のスペクトラム拡散クロック発生回路。(4)

(付記 6) 前記アナログ変調器は、容量と、前記容量を一定電流で充電する状態と前記容量から前記一定電流を放電させる状態を切り替える定電流源と、前記定電流源の切替サイクルを変化させる切替制御回路とを備える付記 5 に記載のスペクトラム拡散クロック発生回路。(5)

(付記 7) 前記スペクトラム拡散変調回路は、周期毎に最大値と最小値の間を連続的に変化し、前記最大値と前記最小値の少なくとも一方が周期毎に複数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、前記出力コードに応じたスペクトラム拡散電圧信号を発生する電圧デジタルアナログ変換回路と、前記差信号に前記スペクトラム拡散電圧信号を加算する電圧加算回路とを備える付記 4 に記載のスペクトラム拡散クロック発生回路。(6)

(付記 8) 電圧信号である前記差信号を差電流信号に変換する電圧電流変換回路を更に備え、

前記クロック発生器は、電流制御発振器であり、

前記スペクトラム拡散変調回路は、周期毎に最大値と最小値の間を連続的に変化し、前記最大値と前記最小値の少なくとも一方が周期毎に複数の異なる値に順に変化する出力コードを発生するデジタル制御回路と、前記電圧電流変換回路と前記電流制御発振器の間に設けられ、前記差電流信号を前記出力コードに応じて変調してスペクトラム拡散電流変調信号を生成する電流可変回路とを備える付記 1 に記載のスペクトラム拡散クロック発生回路。(7)

(付記 9) 前記電流可変回路は、前記出力コードをアナログ信号のスペクトラム拡散電流信号に変換して差電流信号に加算する電流デジタルアナログ変換回路とを備える付記 8 に記載のスペクトラム拡散クロック発生回路。(8)

(付記 10) 電圧信号である前記差信号を差電流信号に変換する電圧電流変換回路を更に備え、

前記クロック発生器は、電流制御発振器であり、

前記スペクトラム拡散変調回路は、

所定の周期で値が順に変化するスペクトラム変調コードと前記所定の周期毎に複数の異なる値に順に変化するレベル変化コードとを発生するデジタル制御回路と、

前記電圧電流変換回路と前記電流制御発振器の間に設けられ、前記差電流信号の所定の比率の電流信号を前記スペクトラム変調コードに従って変調する第 1 の電流可変回路と、

前記第 1 の電流可変回路の出力を前記レベル変化コードに従って増幅する第 2 の電流可変回路とを備え、前記第 2 の電流可変回路の出力を前記差電流信号に加算する付記 1 に記載のスペクトラム拡散クロック発生回路。

【 0 0 5 7 】

(付記 11) 電圧信号である前記差信号を差電流信号に変換する電圧電流変換回路を更に備え、

前記クロック発生器は、電流制御発振器であり、

前記スペクトラム拡散変調回路は、

所定の周期で値が順に変化するスペクトラム変調コードと前記所定の周期毎に複数の異なる値に順に変化するレベル変化コードとを発生するデジタル制御回路と、

前記電圧電流変換回路と前記電流制御発振器の間に設けられ、前記差電流信号の所定の比率の電流信号を前記レベル変化コードに従って増幅する第 1 の電流可変回路と、

前記第 1 の電流可変回路の出力を前記スペクトラム変調コードに従って変調する第 2 の電流可変回路とを備え、前記第 2 の電流可変回路の出力を前記差電流信

号に加算する付記 1 に記載のスペクトラム拡散クロック発生回路。

【0058】

(付記 12) 前記デジタル制御回路は、クロックを分周する分周比の異なる複数の分周器と、前記複数の分周器の出力を順に選択する切替コントローラと、選択された分周クロックをカウントするアップダウンカウンタと、前記分周クロックをカウントして所定カウント数毎に前記アップダウンカウンタのアップ動作とダウン動作を切り替えるカウンタとを備える付記 7、8、10 又は 11 のいずれかに記載のスペクトラム拡散クロック発生回路。(9)

(付記 13) 前記デジタル制御回路は、プログラム制御のコンピュータシステムである付記 7、8、10 又は 11 のいずれかに記載のスペクトラム拡散クロック発生回路。(10)

【0059】

【発明の効果】

以上説明したように、本発明によれば、簡単な構成で良好なスペクトラム拡散が可能なスペクトラム拡散クロック発生回路が実現できる。

【図面の簡単な説明】

【図 1】

従来のスペクトラム拡散クロック発生 (SSCG) 回路の構成例を示す図である。

【図 2】

従来例における変調器出力 (スペクトラム拡散変調信号) を示す図である。

【図 3】

従来例における変調器出力 (スペクトラム拡散変調信号) の別の例を示す図である。

【図 4】

本発明の原理構成を示す図である。

【図 5】

本発明の原理を説明する図であり、本発明のスペクトラム拡散変調信号の例を示す図である。

【図 6】

本発明の第 1 実施例の S S C G の構成を示す図である。

【図 7】

第 1 実施例における制御回路の出力（コードの変化）を示す図である。

【図 8】

第 1 実施例の制御回路を論理回路で実現する構成と動作を示す図である。

【図 9】

本発明の第 2 実施例の S S C G の構成を示す図である。

【図 10】

第 2 実施例におけるアナログ変調回路の回路構成および動作を示す図である。

【図 11】

本発明の第 3 実施例の S S C G の構成を示す図である。

【図 12】

周波数位相比較器の回路構成を示す図である。

【図 13】

チャージポンプ回路の回路構成を示す図である。

【図 14】

電圧電流変換（V-I 変換）回路の回路構成を示す図である。

【図 15】

電流制御発振回路（I C O）の回路構成を示す図である。

【図 16】

電流デジタルアナログ変換器（I D A C）の回路構成を示す図である。

【図 17】

本発明の第 4 実施例の S S C G の構成を示す図である。

【図 18】

ローパスフィルタ付き I D A C の回路構成を示す図である。

【図 19】

本発明の第 5 実施例の S S C G の構成を示す図である。

【図 20】

第5実施例の第1 IDACの回路構成を示す図である。

【図 21】

第5実施例の第2 IDACの回路構成を示す図である。

【符号の説明】

- 11…1/N分周器
- 12…周波數位相比較器
- 13…チャージポンプ回路
- 14…ループフィルタ
- 16…電圧加算回路
- 17…VCO
- 18…1/M分周器
- 19…スペクトラム拡散変調回路
- 20…クロック発生器
- 21…制御回路
- 22…変調器 (VDAC)

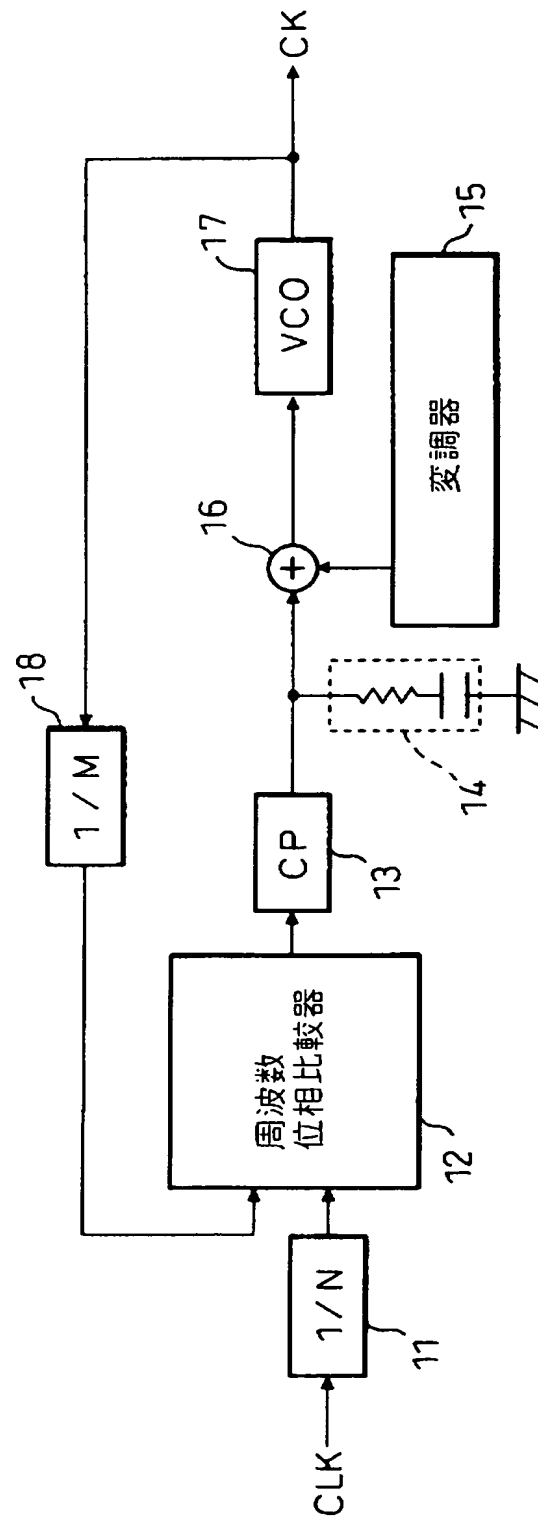
【書類名】

図面

【図 1】

図1

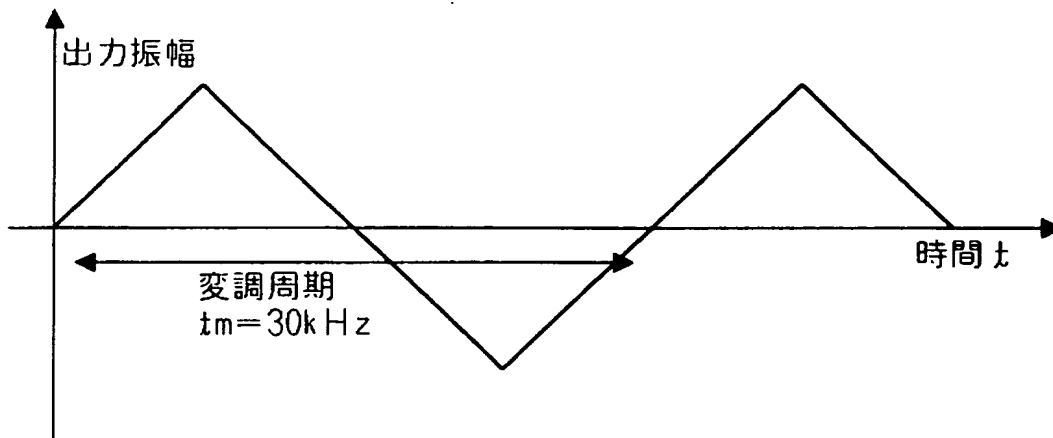
従来のSSCGの構成例



【図 2】

図 2

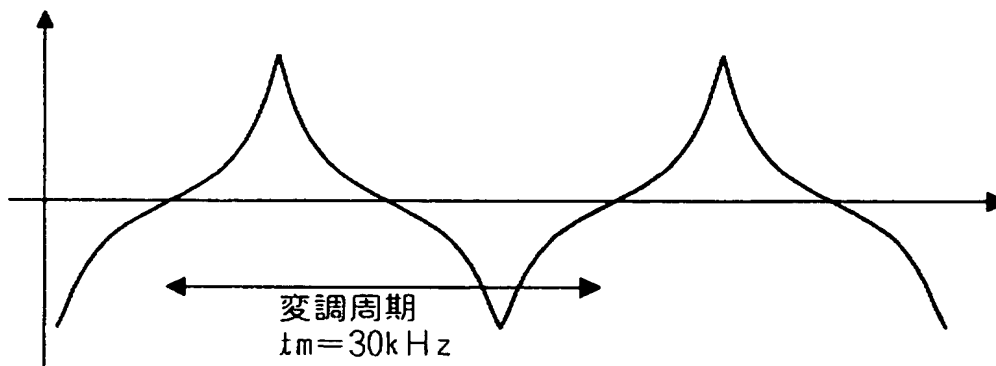
従来例における変調器出力



【図 3】

図 3

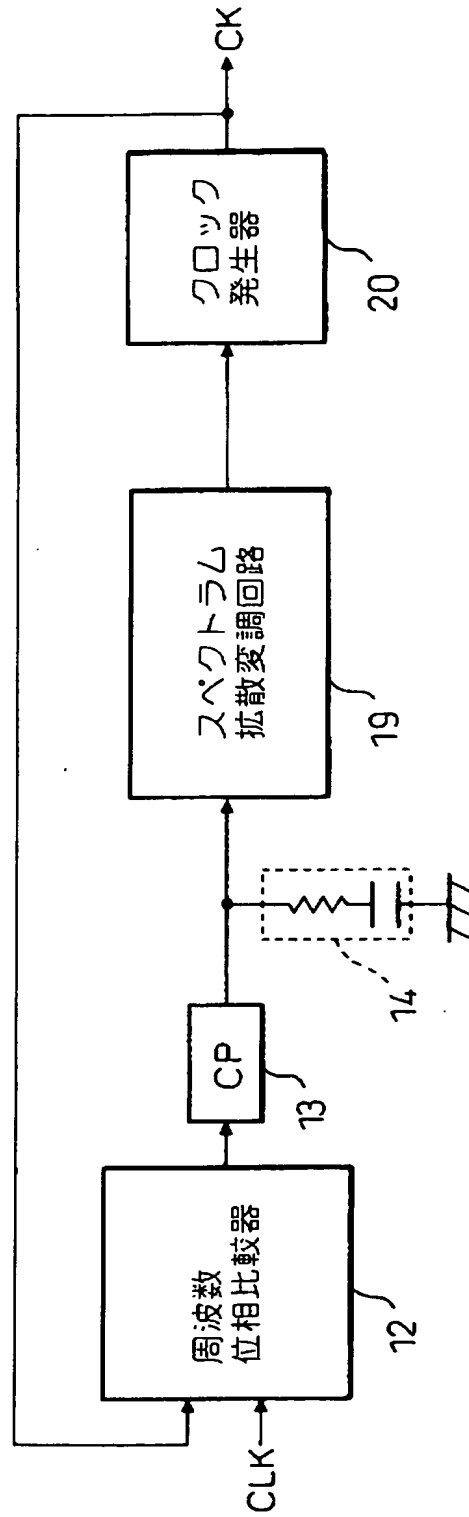
変調信号の他の従来例



【図 4】

図 4

本発明の原理構成図

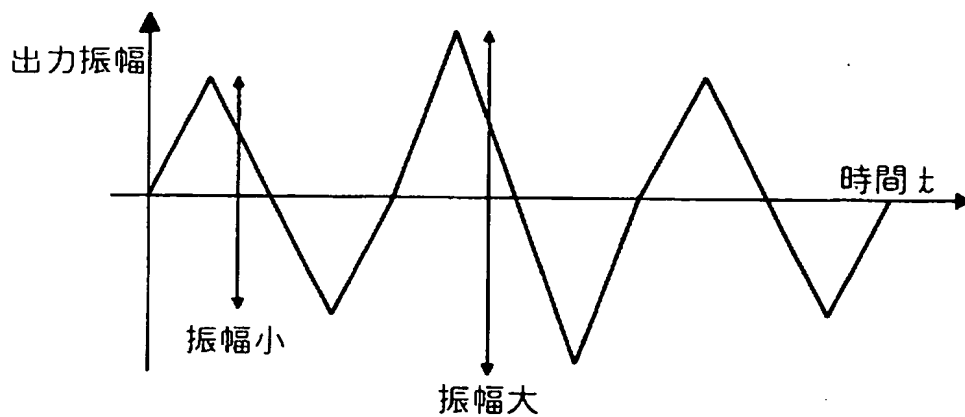


【図 5】

図 5

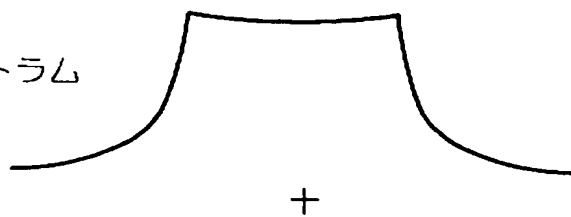
本発明の原理説明図

(A)



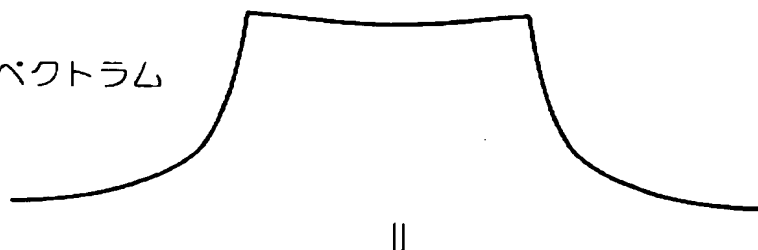
(B)

振幅小のスペクトラム



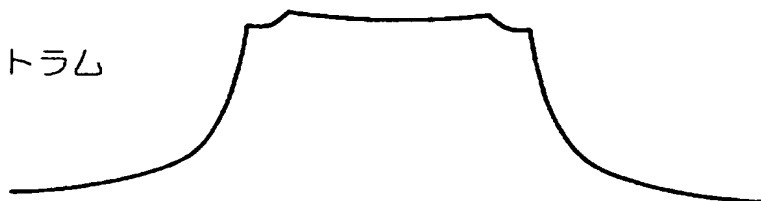
(C)

振幅大のスペクトラム



(D)

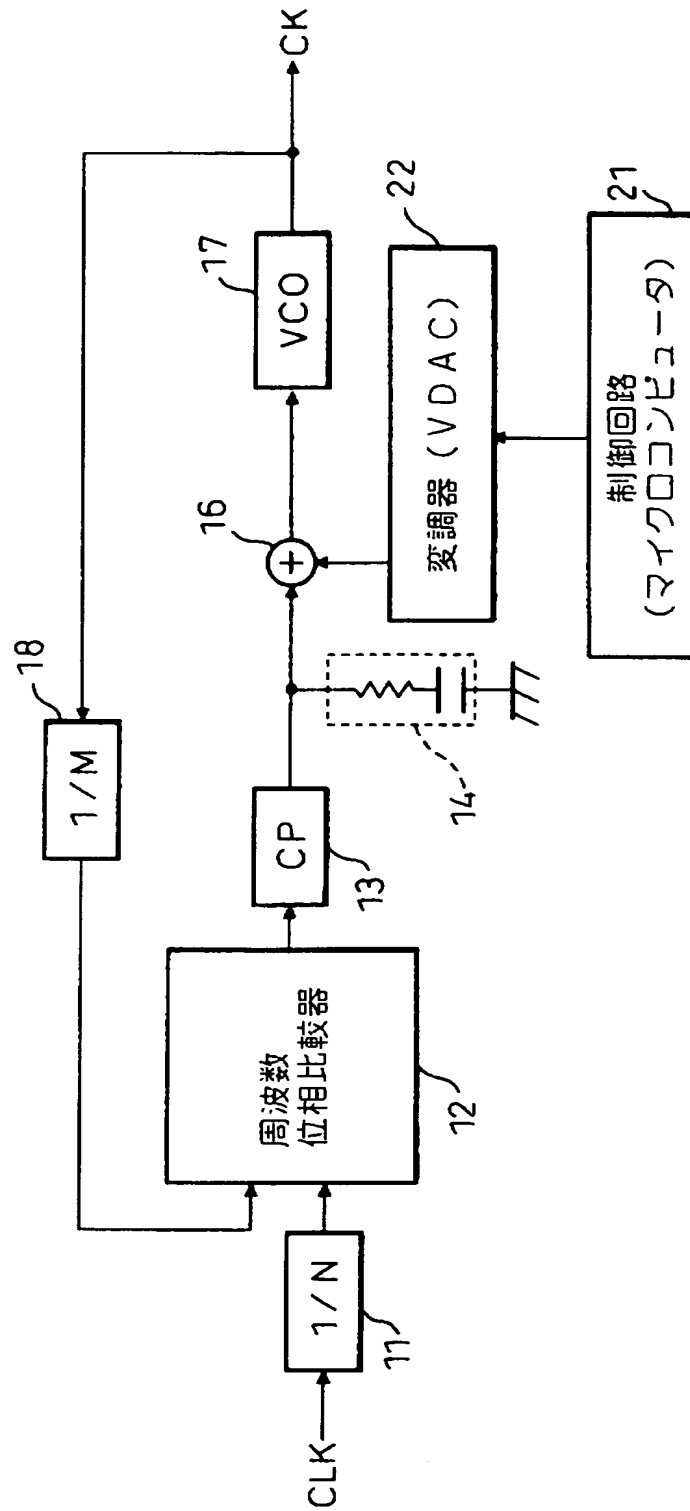
合成スペクトラム



【図 6】

図 6

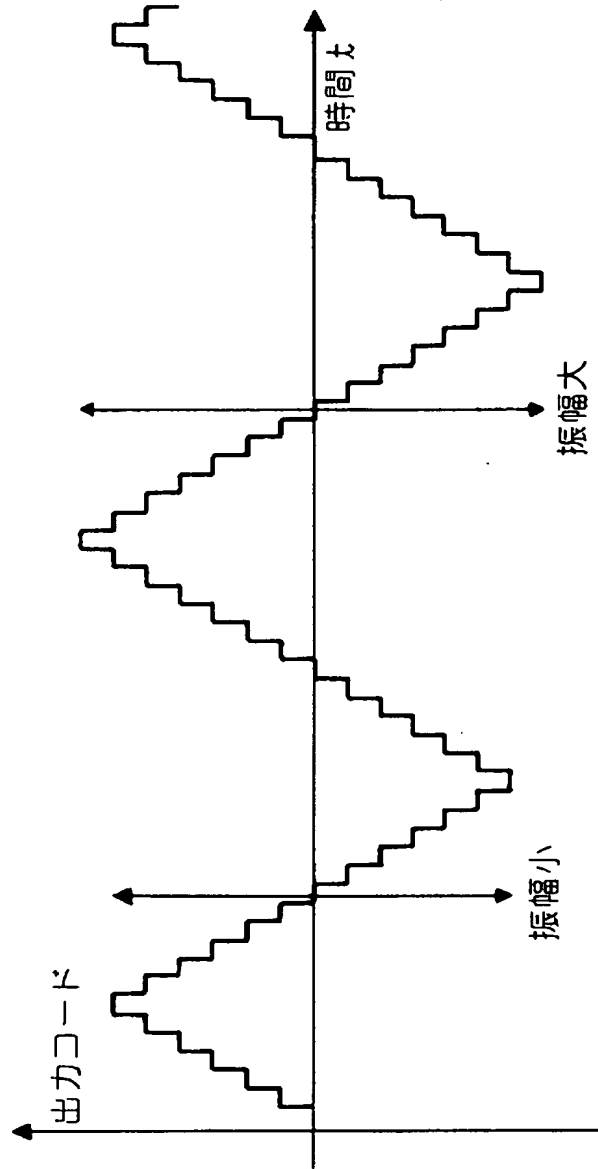
本発明の第 1 実施例の SSCG の構成



【図 7】

図 7

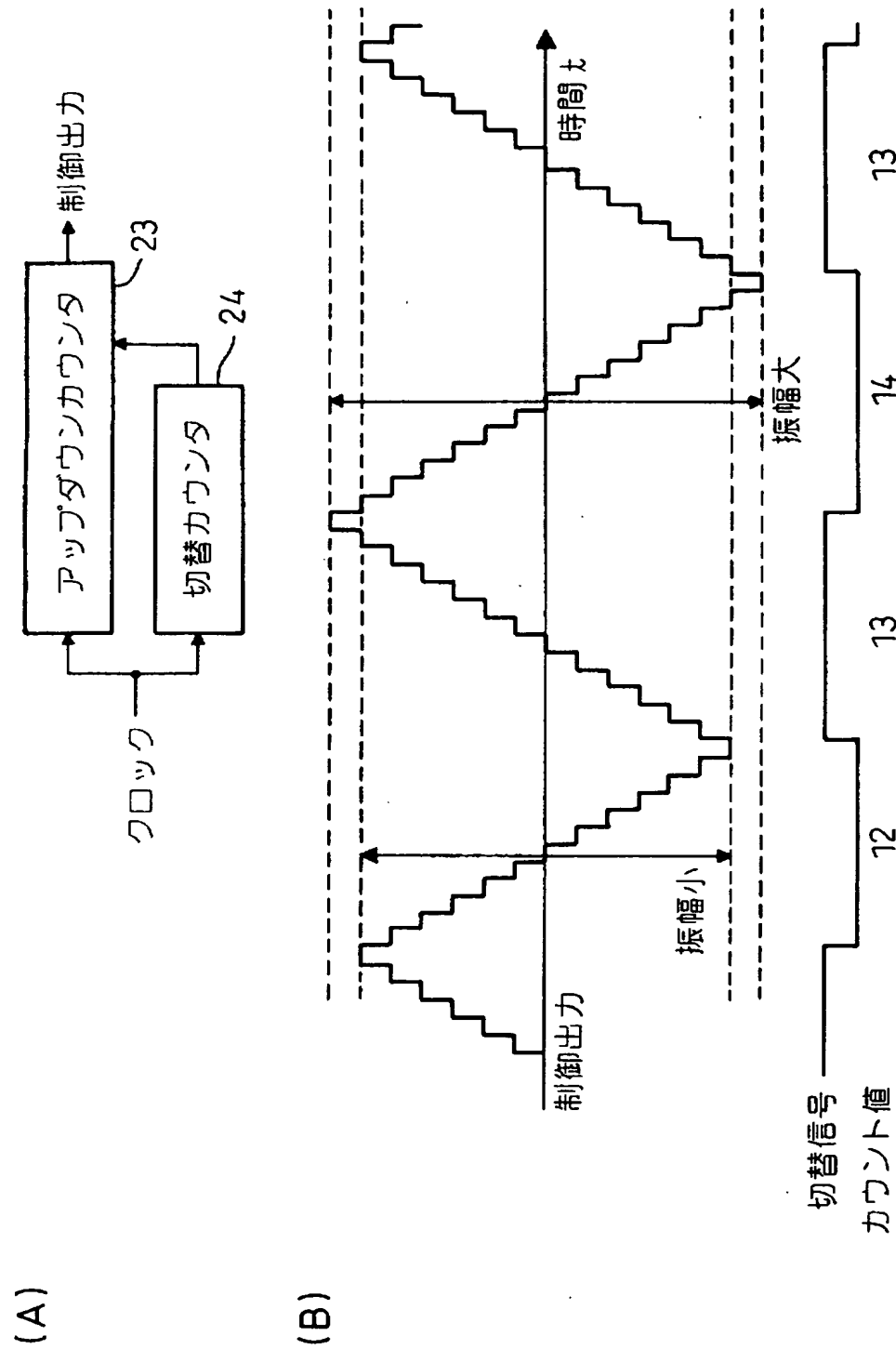
制御回路の出力



【図 8】

図 8

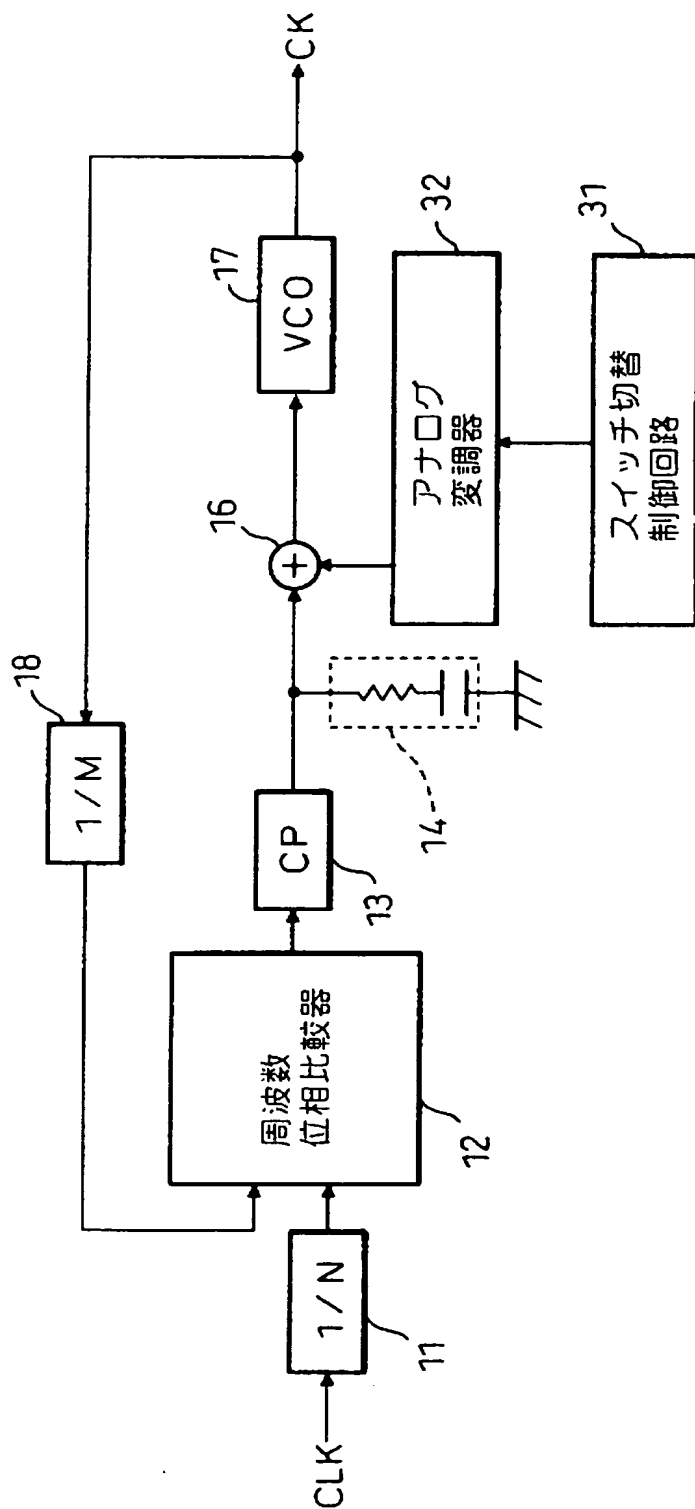
第 1 実施例の制御回路の他の構成例



【図 9】

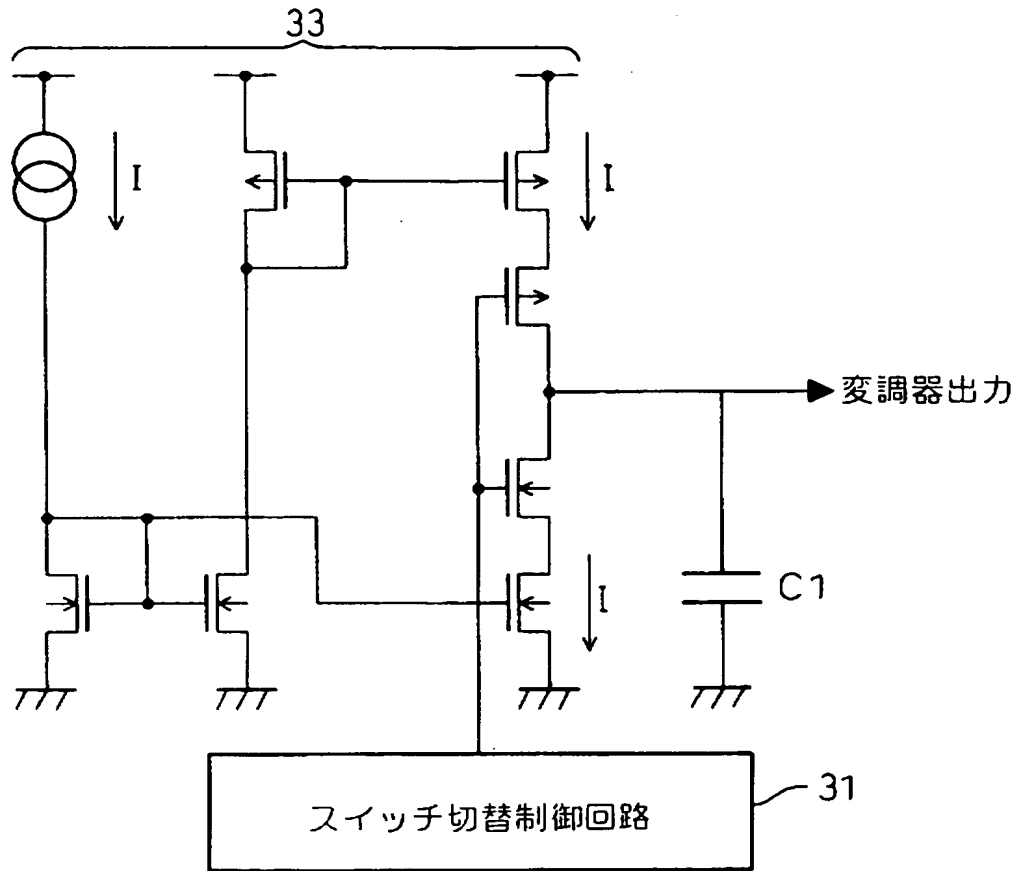
図 9

本発明の第 2 実施例の SSCG の構成

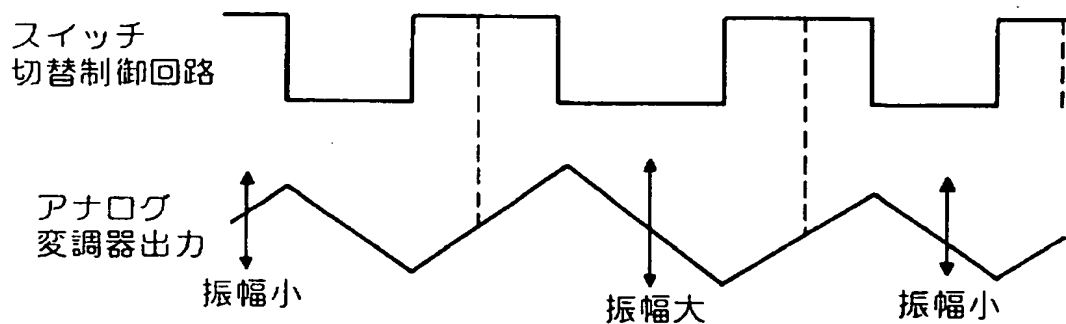


【図 10】

図10 第2実施例のアナログ変調器
(A)



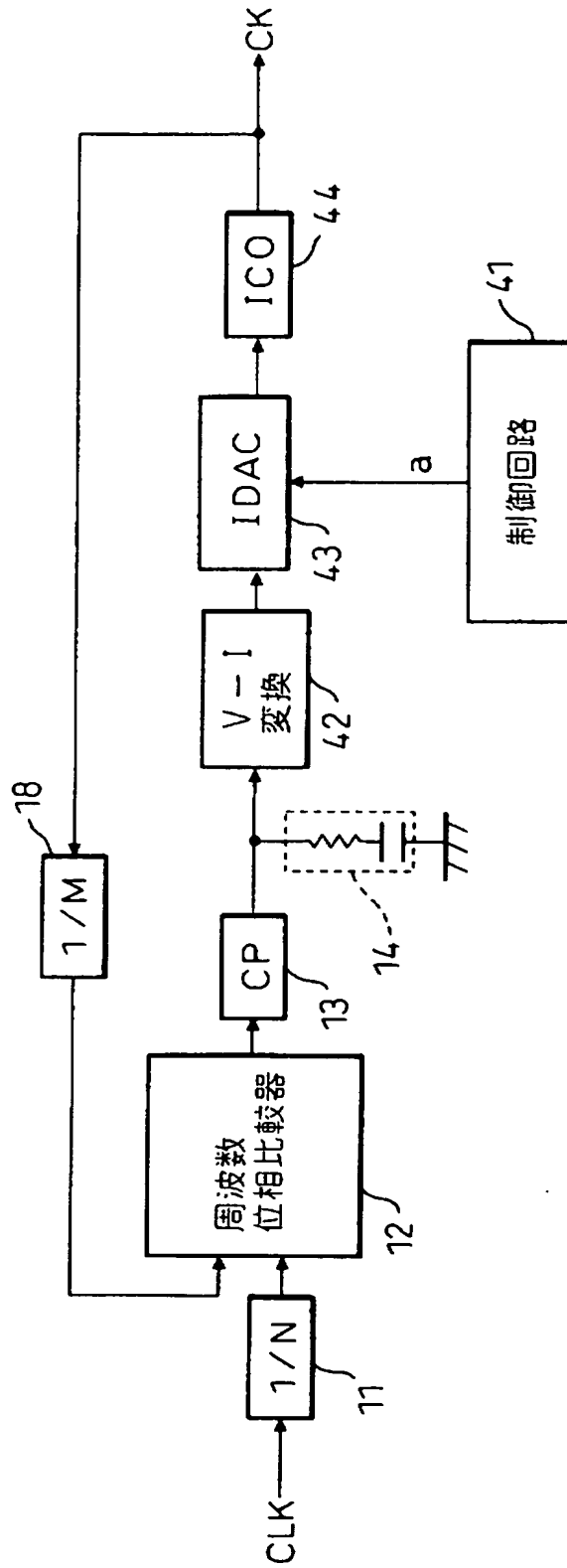
(B)



【図 11】

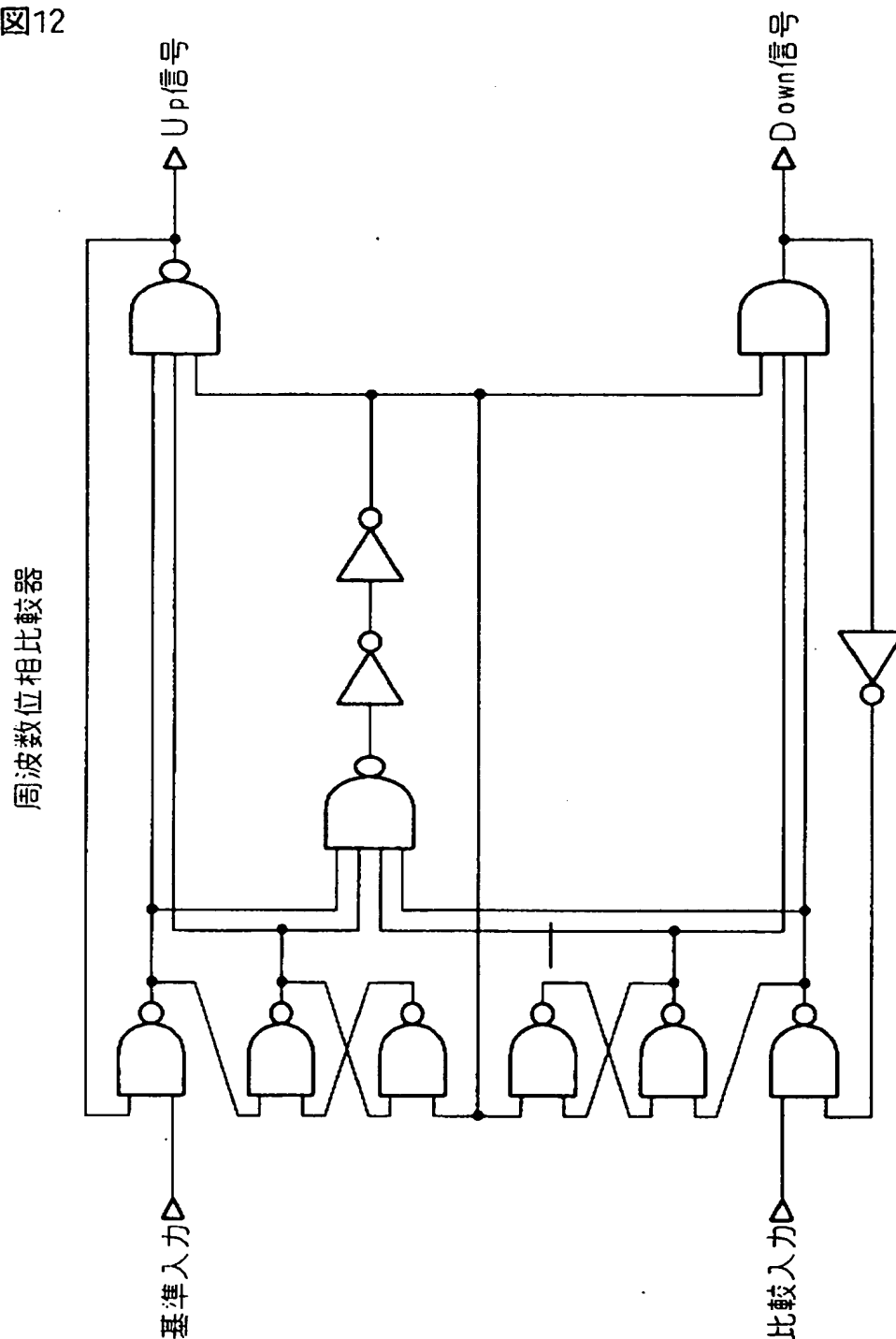
図 11

本発明の第 3 実施例の SSCG の構成

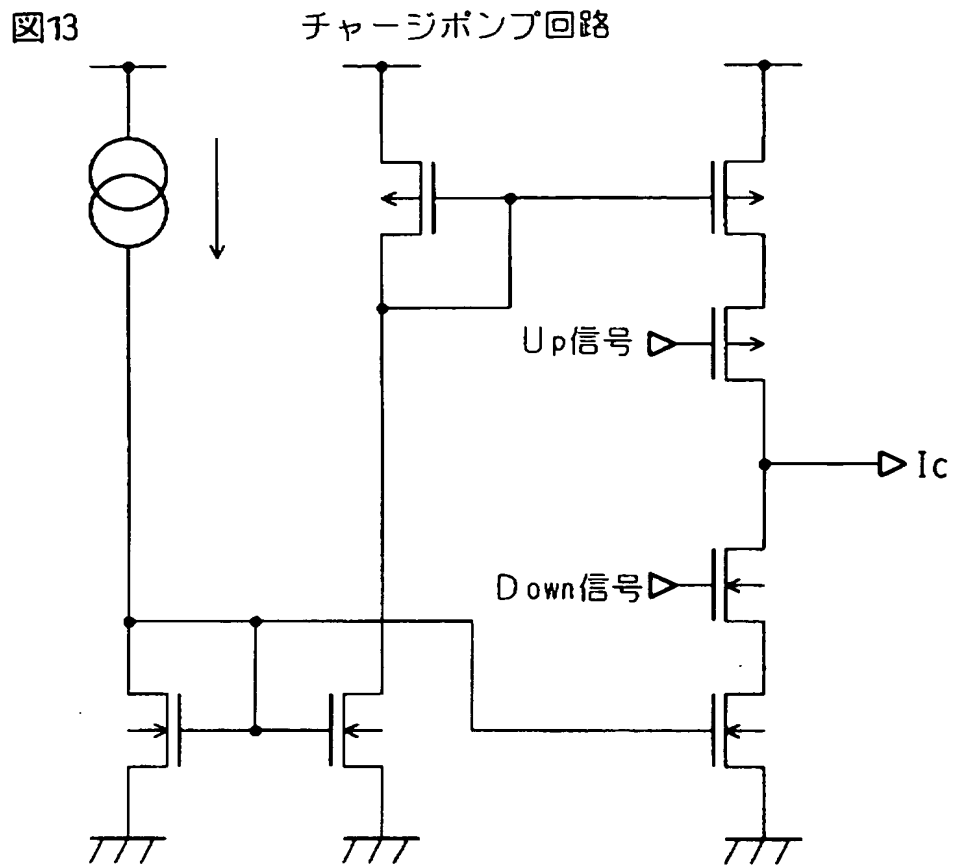


【図 12】

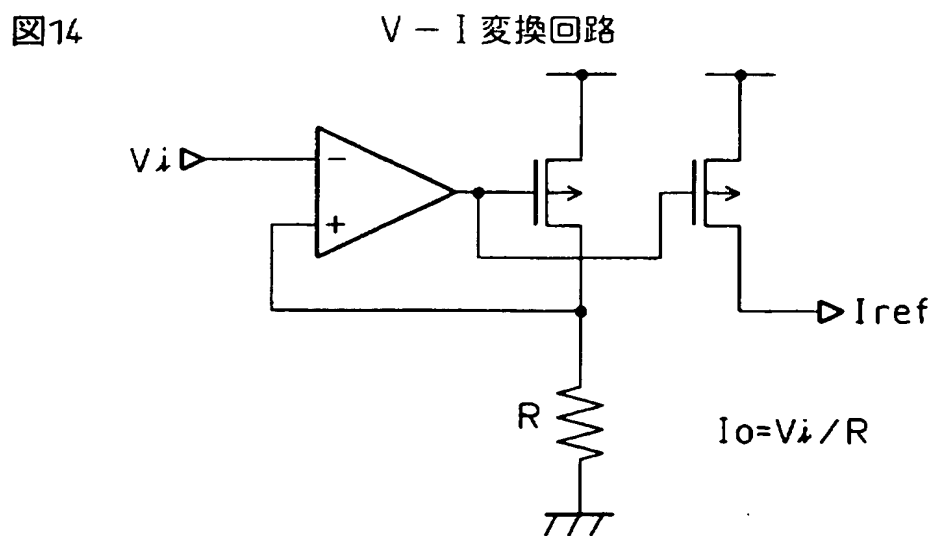
図12



【図 13】



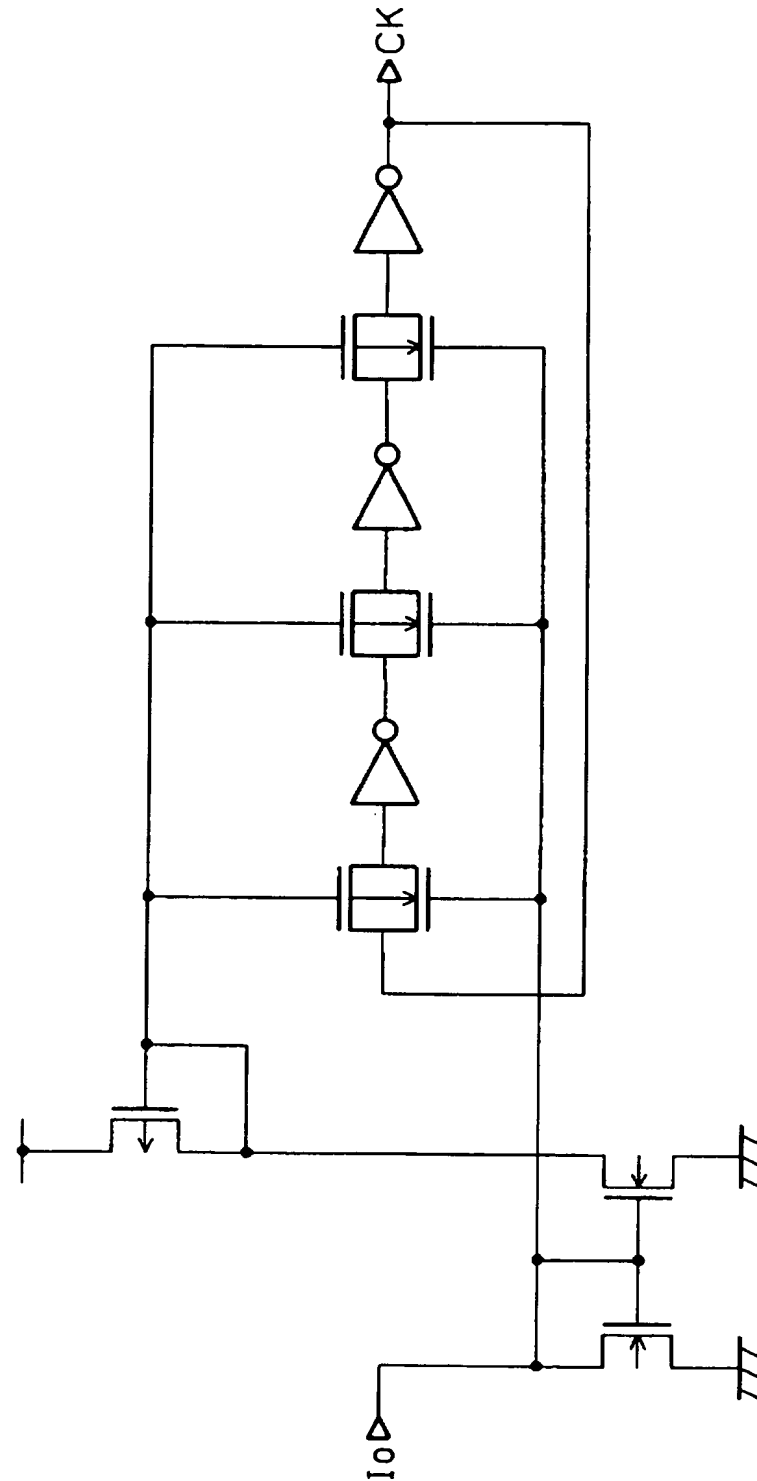
【図 14】



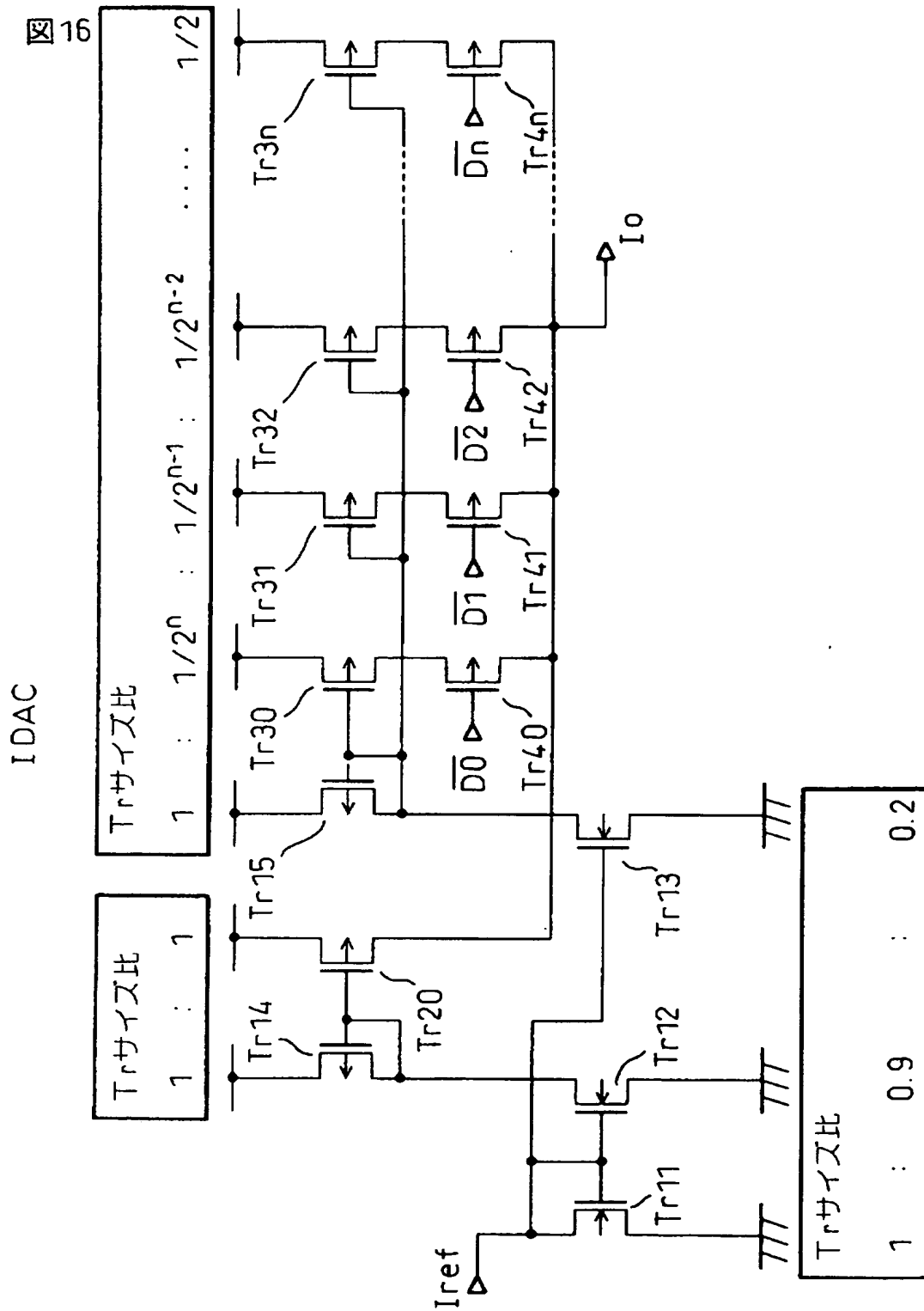
【図 15】

図15

IC0



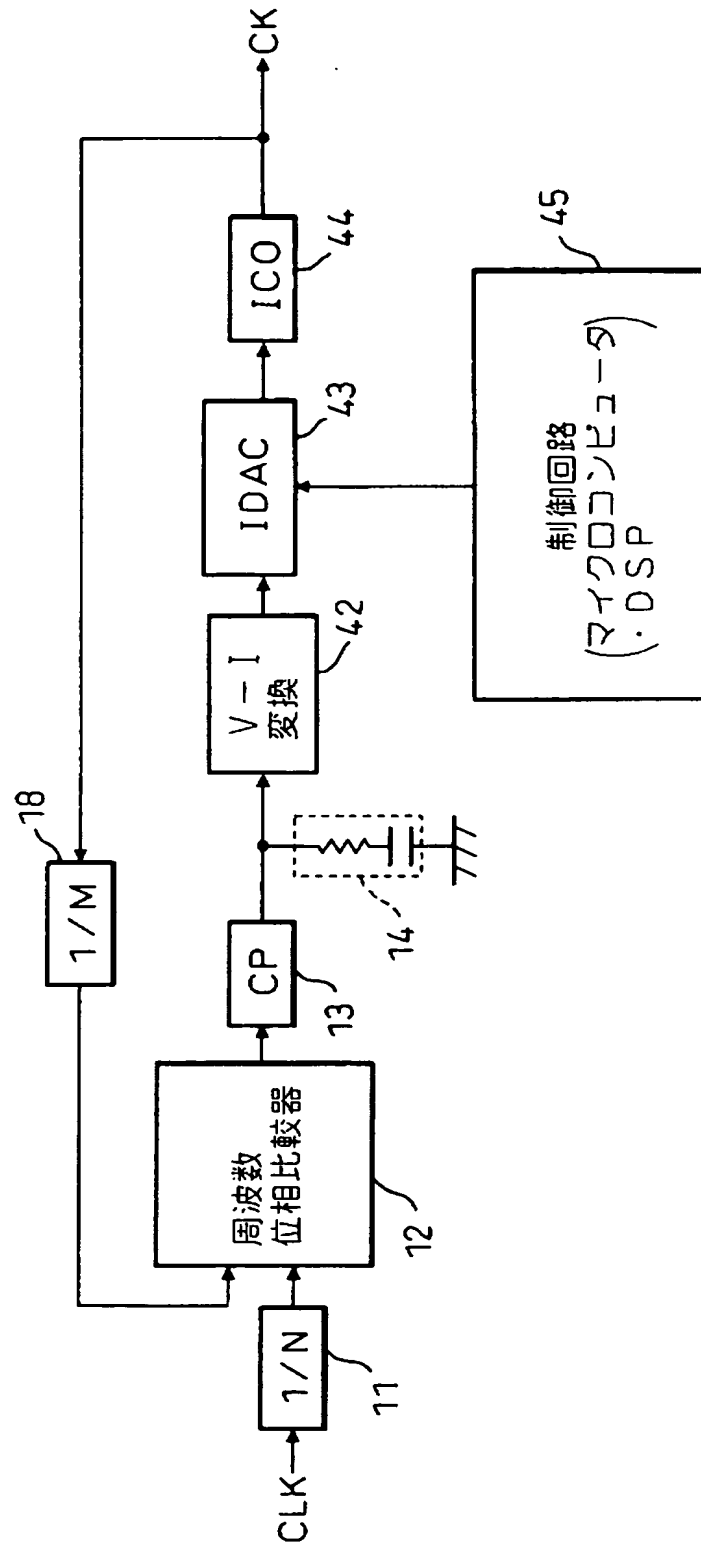
【図 16】



【図 17】

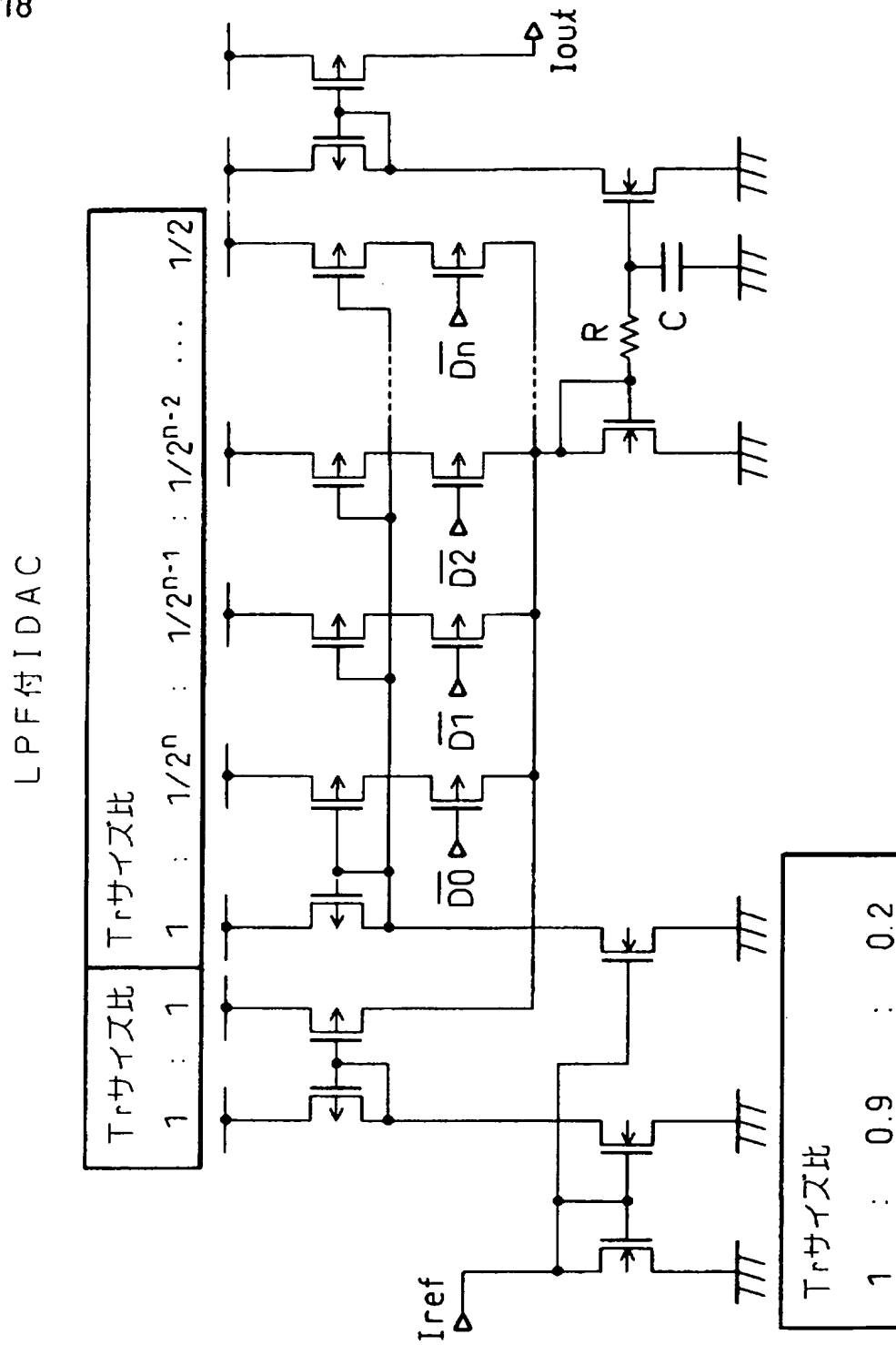
図17

本発明の第 4 実施例の S S C G の構成



【図 18】

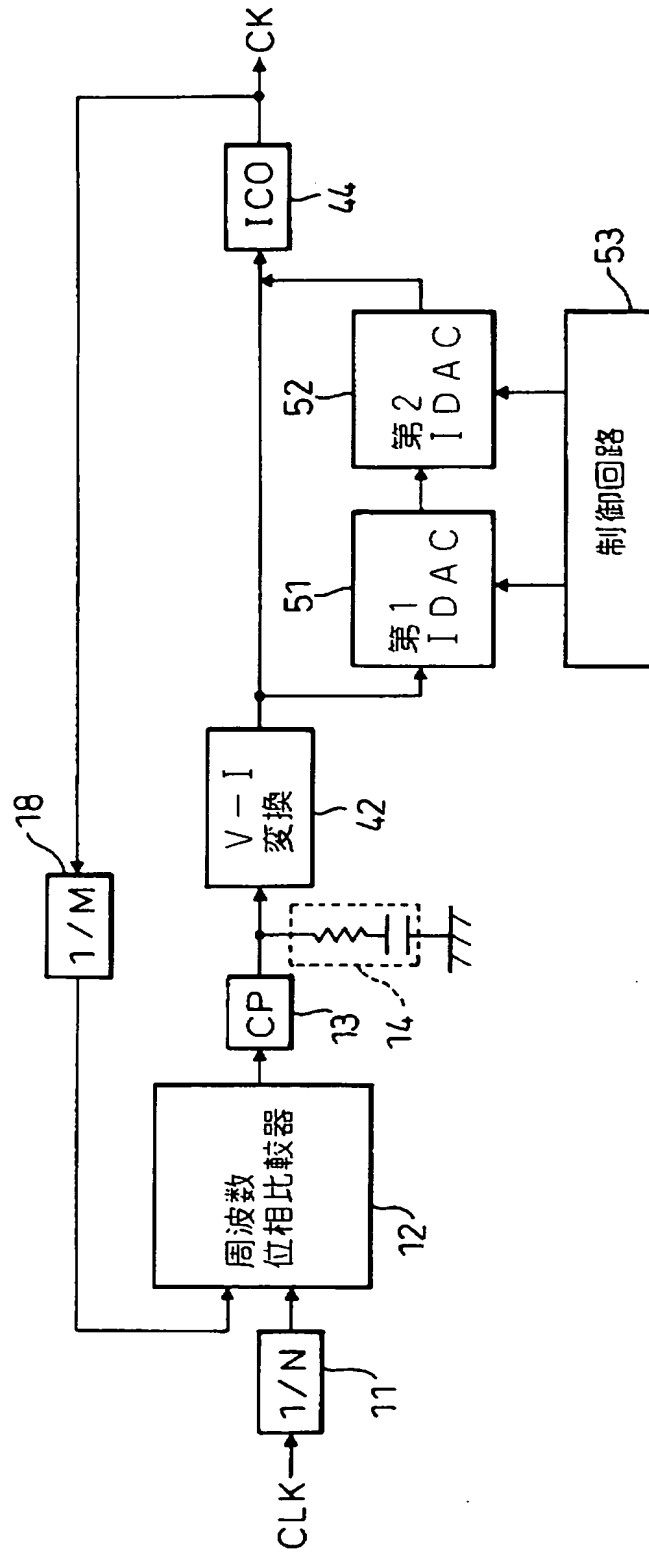
図18



【図 19】

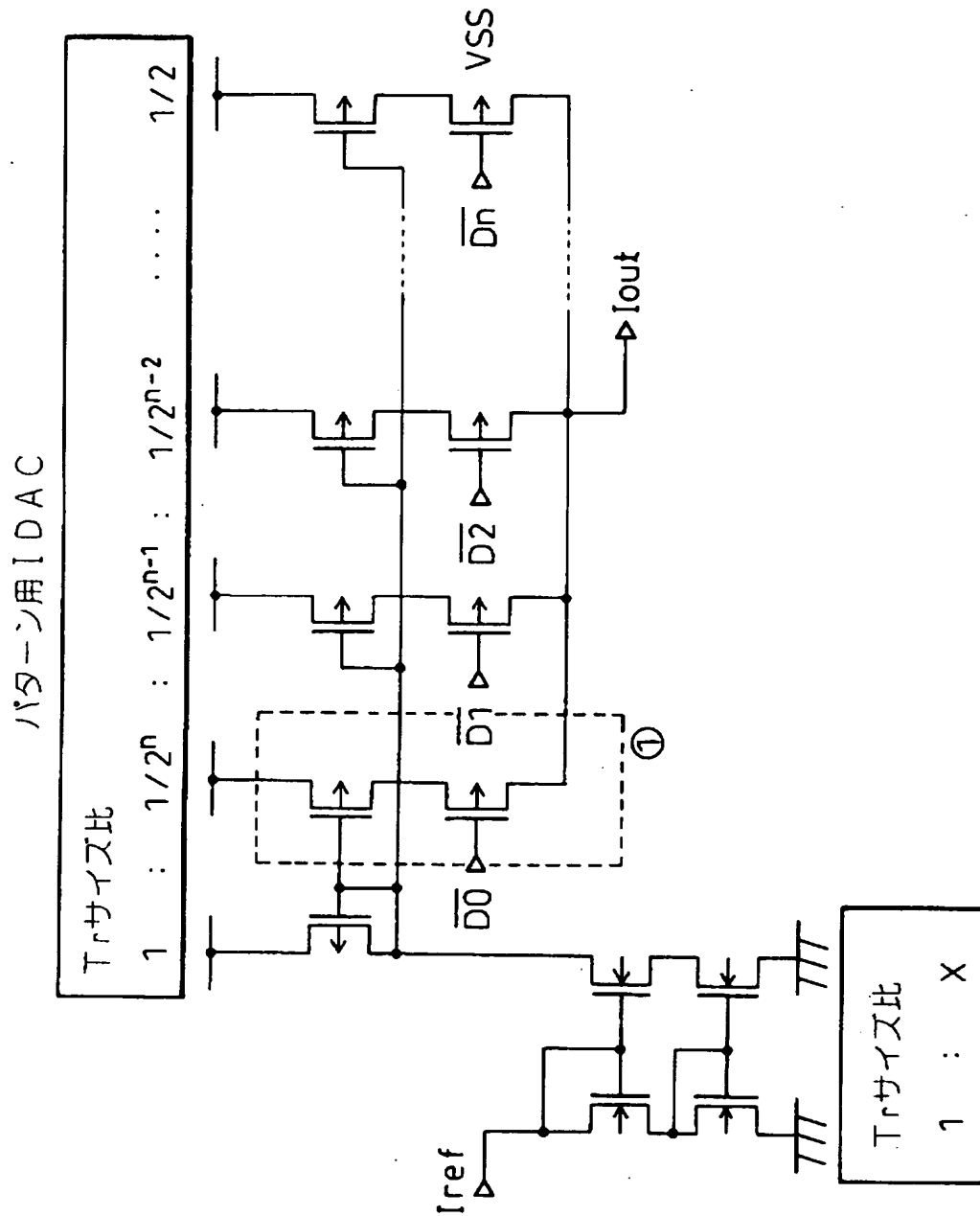
図 19

本発明の第 5 実施例の SSCG の構成

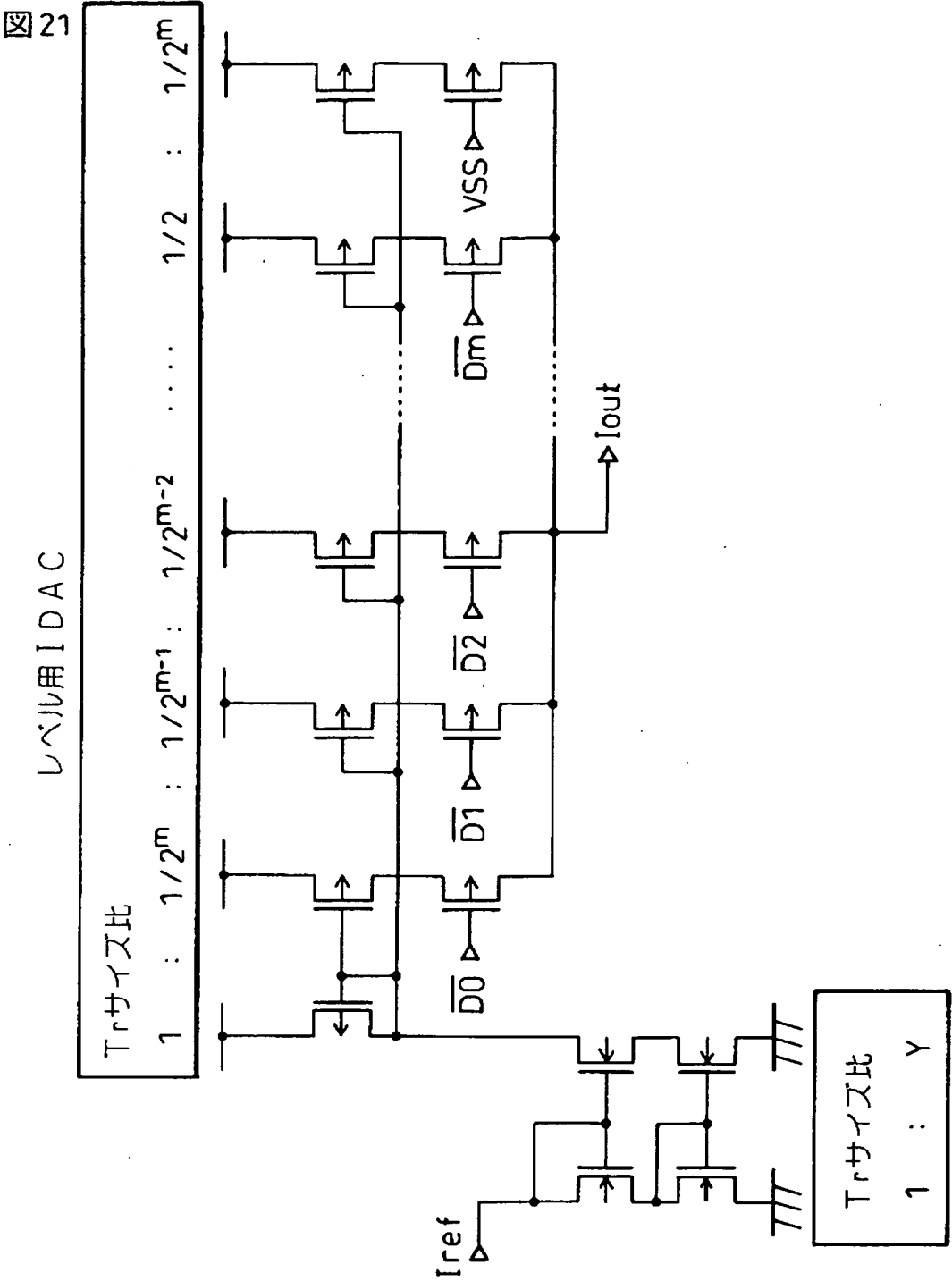


【図 20】

図 20



【図 21】



【書類名】 要約書

【要約】

【課題】 簡単な構成で良好なスペクトラム拡散が可能なスペクトラム拡散クロック発生回路の実現。

【解決手段】 基準クロックCLKと生成クロックCKの位相差を検出する周波数位相比較器12と、検出した位相差に応じて充放電信号を発生するチャージポンプ13と、充放電信号に応じた差信号を発生するループフィルタ14と、差信号を変調してスペクトラム拡散変調信号を生成するスペクトラム拡散変調回路19と、スペクトラム拡散信号に応じた周波数のクロックCKを発生するクロック発生器20とを備えるスペクトラム拡散クロック発生回路において、スペクトラム拡散変調回路19は、振幅が複数の異なる振幅に変化するスペクトラム拡散変調信号を生成する。

【選択図】 図4

特願 2002-374801

出 願 人 履 歷 情 報

識別番号

[000005223]

1. 変更年月日

1996年 3月26日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中4丁目1番1号

氏 名

富士通株式会社